

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:

Jin Cheol HONG

Confirmation No.:

Application No.: Not Yet Assigned

Art Unit: N/A

Filed: March 29, 2004

Examiner: Not Yet Assigned

For: LIQUID CRYSTAL DISPLAY DEVICE

Customer No.: 30827

CLAIM FOR PRIORITY AND SUBMISSION OF DOCUMENTS

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

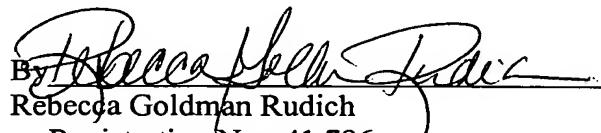
Applicant hereby claims priority under 35 U.S.C. 119 based on the following prior foreign application filed in the following foreign country on the date indicated:

| Country | Application No. | Date |
|---------------------------|--------------------|-----------------------|
| Korea, Republic of | P2003-19532 | March 28, 2003 |

In support of this claim, a certified copy of the said original foreign application is filed herewith.

Dated: March 29, 2004

Respectfully submitted,

By 
Rebecca Goldman Rudich
Registration No.: 41,786
MCKENNA LONG & ALDRIDGE LLP
1900 K Street, N.W.
Washington, DC 20006
(202) 496-7500
Attorney for Applicant



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

4065

출원번호 : 10-2003-0019532
Application Number

출원년월일 : 2003년 03월 28일
Date of Application MAR 28, 2003

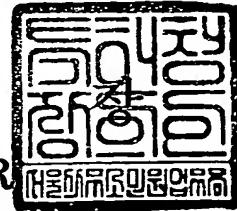
출원인 : 엘지.필립스 엘시디 주식회사
Applicant(s) LG.PHILIPS LCD CO., LTD.



2004년 03월 11일

특허청

COMMISSIONER



【서지사항】

| | | | |
|------------|---|---|----------|
| 【서류명】 | 특허출원서 | | |
| 【권리구분】 | 특허 | | |
| 【수신처】 | 특허청장 | | |
| 【참조번호】 | 0001 | | |
| 【제출일자】 | 2003.03.28 | | |
| 【발명의 명칭】 | 액정표시장치 | | |
| 【발명의 영문명칭】 | LIQUID CRYSTAL DISPLAY DEVICE | | |
| 【출원인】 | | | |
| 【명칭】 | 엘지 . 필립스 엘시디 주식회사 | | |
| 【출원인코드】 | 1-1998-101865-5 | | |
| 【대리인】 | | | |
| 【성명】 | 김영호 | | |
| 【대리인코드】 | 9-1998-000083-1 | | |
| 【포괄위임등록번호】 | 1999-001050-4 | | |
| 【발명자】 | | | |
| 【성명의 국문표기】 | 홍진철 | | |
| 【성명의 영문표기】 | HONG, Jin Cheol | | |
| 【주민등록번호】 | 661209-1011920 | | |
| 【우편번호】 | 730-140 | | |
| 【주소】 | 경상북도 구미시 오태동 대동 3차 아파트 102동 1805호 | | |
| 【국적】 | KR | | |
| 【취지】 | 특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인 김영호 (인) | | |
| 【수수료】 | | | |
| 【기본출원료】 | 20 | 면 | 29,000 원 |
| 【가산출원료】 | 15 | 면 | 15,000 원 |
| 【우선권주장료】 | 0 | 건 | 0 원 |
| 【심사청구료】 | 0 | 항 | 0 원 |
| 【합계】 | 44,000 원 | | |
| 【첨부서류】 | 1. 요약서·명세서(도면)_1통 | | |

【요약서】**【요약】**

본 발명은 세로 딤(Dim) 현상을 제거하여 액정패널의 화질을 개선할 수 있도록 한 액정 표시장치에 관한 것이다.

본 발명은 데이터가 공급되는 제 1 및 제 2 데이터 라인과, 상기 제 1 데이터라인과 소정 거리를 두고 이격된 제 1 픽셀전극과, 상기 제 1 데이터라인과 제 1 픽셀전극 사이의 거리와 다른 거리만큼 상기 제 2 데이터라인과 이격된 제 2 픽셀전극을 구비하는 것을 특징으로 한다.

이러한 구성에 의하여 본 발명은 수평 2도트 인버젼 방식에서 데이터 라인과 픽셀전극 간의 기생 커패시턴스에 의한 세로선 현상이 발생하지 않게 된다. 따라서, 본 발명은 액정패널의 화질을 개선할 수 있다.

【대표도】

도 6

【명세서】

【발명의 명칭】

액정표시장치{LIQUID CRYSTAL DISPLAY DEVICE}

【도면의 간단한 설명】

도 1a 및 도 1b는 액정패널에 공급되는 수평 2도트 인버전 방식의 데이터 극성패턴을 나타내는 도면.

도 2는 종래기술에 따른 액정표시장치의 액정셀을 나타내는 평면도.

도 3은 도 2에 도시된 액정셀을 나타내는 회로도.

도 4는 도 3에 도시된 액정셀의 기생 커패시턴스에 의한 픽셀전압의 변동을 나타내는 파형도.

도 5는 도 3에 도시된 데이터 라인과 기생 커패시턴스에 의한 커패시턴스 커플링 효과에 의해 액정패널에 표시되는 세로선 현상을 나타내는 도면.

도 6은 본 발명의 제 1 실시 예에 따른 액정표시장치에서 비대칭 픽셀전극을 가지는 액정셀을 나타내는 도면.

도 7는 도 6에 도시된 액정셀을 나타내는 회로도.

도 8은 본 발명의 제 2 실시 예에 따른 액정표시장치의 액정셀을 나타내는 도면.

도 9는 본 발명의 제 3 실시 예에 따른 액정표시장치의 액정셀을 나타내는 도면.

도 10은 본 발명의 제 4 실시 예에 따른 액정표시장치의 액정셀을 나타내는 도면.

< 도면의 주요 부분에 대한 부호의 설명 >

10, 110 : 좌측픽셀 20, 120 : 우측픽셀

ITO : 픽셀전극 200, 220 : 돌출전극

202, 222 : 부가 커패시턴스

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<15> 본 발명은 액정표시장치에 관한 것으로, 특히 세로 디밍(Dim) 현상을 제거하여 액정패널의 화질을 개선할 수 있도록 한 액정표시장치에 관한 것이다.

<16> 통상의 액정표시장치는 전계를 이용하여 액정의 광투과율을 조절함으로써 화상을 표시하게 된다. 이를 위하여, 액정표시장치는 액정셀들이 매트릭스 형태로 배열되어진 액정패널과 이 액정패널을 구동하기 위한 구동회로를 구비한다. 액정패널에는 게이트라인들과 데이터라인들이 교차하게 배열되고 그 게이트라인들과 데이터라인들의 교차로 마련되는 영역에 액정셀들이 위치하게 된다. 이 액정패널에는 액정셀들 각각에 전계를 인가하기 위한 화소전극들과 공통전극이 마련된다. 화소전극들 각각은 스위칭 소자인 박막 트랜지스터(Thin Film Transistor)의 소스 및 드레인 단자들을 경유하여 데이터라인들 중 어느 하나에 접속된다. 박막트랜지스터의 게이트단자는 데이터전압신호가 1라인분씩의 화소전극들에게 인가되게끔 하는 게이트라인들 중 어느 하나에 접속된다. 이에 따라, 액정표시장치는 액정셀별로 공급된 데이

터전압신호에 따라 화소전극과 공통전극 사이에 인가되는 전계에 의해 광투과율을 조절함으로써 화상을 표시한다.

<17> 이러한 액정표시장치에서는 액정패널 상의 액정셀들을 구동하기 위하여 프레임 인버전 방식(Frame Inversion System), 라인 칼럼 인버전 방식(Line Inversion System) 및 도트 인버전 방식(Dot Inversion System)과 같은 인버전 구동방법이 사용된다. 프레임 인버전 방식의 액정패널 구동방법은 프레임이 변경될 때마다 액정패널 상의 액정셀들에 공급되는 데이터신호의 극성을 반전시킨다. 라인 인버전 방식의 액정패널 구동방법에서는 액정패널 상의 라인(칼럼)에 따라 액정셀들에 공급되는 데이터신호들의 극성을 반전시킨다. 도트 인버전 방식은 액정 패널상의 액정셀들 각각에 수직 및 수평 방향들 쪽에서 인접하는 액정셀들에 공급되는 데이터신호들과 상반된 극성의 데이터신호가 공급되게 함과 아울러 프레임마다 액정 패널 상의 모든 액정셀들에 공급되는 데이터 신호들의 극성이 반전되게 한다. 이러한 인버전 구동방법들 중 도트 인버전 방식은 프레임 및 라인 인버전 방식들에 비하여 뛰어난 화질의 화상을 제공한다.

<18> 이러한 액정표시장치는 60Hz의 프레임주파수에 의해 구동되는 것이 일반적이다. 그러나, 노트북컴퓨터와 같이 저소비전력을 필요로 하는 시스템에서는 프레임주파수를 50~30Hz로 낮추는 것이 요구된다. 프레임주파수가 낮아짐에 따라 인버전 방식들 중 뛰어난 화질을 제공하는 도트 인버전 방식에서도 플리커 현상이 발생하게 됨으로써 도 1a 및 도 1b에 도시된 바와 같은 수평 2도트 인버전 방식의 액정패널 구동방법이 제안되게 되었다.

<19> 도 1a 및 도 1b를 참조하면, 수평 2도트 인버전 방식의 액정패널 구동방법에 의해 액정패널의 액정셀들에 공급되는 데이터 극성패턴을 오드(Odd) 프레임과 이븐(Even) 프레임으로 나누어 도시한 것이다. 도 1a에 도시된 오드 프레임과 도 1b에 도시된 이븐 프레임에 있어서,

수평 2도트 인버젼 구동방식에서는 데이터 극성패턴이 수평방향으로는 액정셀, 즉 2도트 단위로 바뀌는 반면에 수직방향으로는 1도트 단위로 바뀌게 구동된다.

<20> 이러한, 수평 2도트 인버젼 방식을 사용하게 되면 적색(R), 녹색(G) 및 청색(B) 픽셀의 컬러와 데이터 극성패턴의 일치 주기가 수평으로는 12도트가 되므로 거의 대부분의 상용화면에서 DC 전압이 데이터 라인에 편중되는 현상이 없어지게 되므로 폴리커 현상이 줄어들게 된다. 그러나, 수평 2 도트 인버젼 방식을 사용할 경우 그레이 화면에서 데이터 라인들 중 오드라인과 이븐라인의 휘도의 차이가 발생하여 세로 디밍(Dim) 현상이 발생하게 된다.

<21> 이러한, 수평 2 도트 인버젼 구동에서 발생되는 세로선은 데이터 라인과 픽셀전극 사이의 기생 커패시턴스에 의해 발생된다. 이를 도 2와 결부하여 상세히 설명하면 다음과 같다.

<22> 도 2 및 도 3을 참조하면, 종래기술에 따른 액정표시장치의 액정셀은 데이터 라인(DL)과 게이트 라인(GL)의 교차부에 형성된 박막 트랜지스터(TFT)와, 액정을 사이에 두고 대면하는 공통전극(Vcom)과 박막 트랜지스터(TFT)에 접속된 픽셀전극(IT0)을 포함한다.

<23> 박막 트랜지스터(TFT)는 게이트 라인(GL)에 접속되는 게이트 전극과, 데이터 라인(DL)에 접속되는 소스전극 및 픽셀전극(IT0)에 접속되는 드레인 전극을 구비한다. 이러한, 박막 트랜지스터(TFT)는 게이트 라인(GL)으로부터의 스캔신호, 즉 게이트 하이 전압(VGH)이 공급되는 경우 턴-온되어 데이터 라인(DL)으로부터의 화소 신호를 액정셀에 공급한다. 그리고, 박막 트랜지스터(TFT)는 게이트 라인(GL)으로부터 게이트 로우 전압(VGL)이 공급되는 경우 턴-오프되어 액정셀에 충전된 화소 신호를 유지시키게 된다.

<24> 그리고, 액정셀은 충전된 픽셀전극(IT0)이 다음 화소신호가 충전될 때까지 안정적으로 유지되게 하기 위하여 스토리지 커패시터(Cst)를 더 구비한다. 이 스토리지 커패시터(Cst)는

픽셀전극(IT0)과 이전단 게이트 라인(GLn-1) 사이에 형성된다. 이러한 액정셀은 박막 트랜지스터(TFT)를 통해 충전되는 화소신호에 따라 액정의 배열 상태가 가변하여 광투과율을 조절함으로써 계조를 구현하게 된다.

<25> 이러한 액정셀은 도 3에 도시된 바와 같이 등가적으로 액정용량 커패시터(Cl_c)로 표현되며, 데이터 라인(DL)과 픽셀전극(IT0) 사이에는 구조상 인접하여 있기 때문에 기생 커패시턴스 발생하게 된다. 이러한, 기생 커패시턴스는 좌측 데이터 라인(DL_m-1)과 픽셀전극(IT0) 사이의 제 1 기생 커패시턴스(C_{dp})와, 픽셀전극(IT0)과 우측 데이터 라인(DL_m) 사이의 제 2 기생 커패시턴스(C_{pd})가 존재하게 된다. 제 1 및 제 2 기생 커패시턴스(C_{dp}, C_{pd}) 각각은 액정셀에 화소신호가 충전된 후 데이터 라인의 전압의 변동과 커패시턴스 커플링(Capacitance Coupling)을 발생시켜 액정셀의 전압을 변동시키게 된다.

<26> 다시 말하여, 액정셀이 수평 2 도트 인버전 방식으로 구동될 경우, 동일한 테이터 신호의 데이터 극성패턴을 가지는 두 개의 픽셀에서 좌측픽셀(10)과 우측픽셀(20)에 대하여 도 4에 도시된 바와 같이 제 1 기생 커패시턴스(C_{dp})의 커패시턴스 커플링에 의한 픽셀전압(A)의 평균 변동치(ΔV_{p-dp})와 제 2 기생 커패시턴스(C_{pd})의 커패시턴스 커플링에 의한 픽셀전압(B)의 평균 변동치(ΔV_{p-pd})가 다르게 나타나게 된다.

<27> 이 때, 제 1 기생 커패시턴스(C_{dp})의 커패시턴스 커플링에 의한 픽셀전압(A)의 평균 변동치(ΔV_{p-dp}) 또는 제 2 기생 커패시턴스(C_{pd})의 커패시턴스 커플링에 의한 픽셀전압(B)의 평균 변동치(ΔV_{p-pd})는 아래의 수학식 1과 같다.

<28> 【수학식 1】 $\Delta V_p(C_{dp} \text{ or } C_{pd}) = \{C_{dp} \times \Delta V(DLm-1) + C_{pd} \times \Delta V(DLm)\} \div C_{total}$

<29> 여기서, C_{total}은 픽셀전극(IT0)의 전체 커패시턴스이다.

<30> 이에 따라, 우측픽셀(20)에서는 도트 인버젼 구동방식에서와 같이 그 값이 서로 상쇄되는 방향으로 영향을 미치게 된다. 그러나, 좌측픽셀(10)의 경우에 제 1 기생 커패시턴스(Cdp)의 커패시턴스 커플링에 의한 픽셀전압(A)의 평균 변동치(ΔV_{p-dp})와 제 2 기생 커패시턴스(Cpd)의 커패시턴스 커플링에 의한 픽셀전압(B)의 평균 변동치(ΔV_{p-pd})가 서로 상쇄되지 않고 합쳐지게(C) 되어 우측픽셀(20)이 받는 영향과 달라지게 된다.

<31> 따라서, 좌측픽셀(10)은 제 1 기생 커패시턴스(Cdp)와 제 2 기생 커패시턴스(Cpd)가 같은 경우 우측픽셀(20)의 비하여 2배의 ΔV_{p-dp} 만큼 픽셀전압의 실효치가 변화되어 나타나게 되고, 그 방향은 픽셀 전압이 포지티브(Positive)일 경우에는 낮아지는 쪽으로 변동되며 네가티브(Negative)일 경우에는 높아지는 쪽으로 나타나게 된다. 따라서, 도 5에 도시된 바와 같이 좌측픽셀(10)보다 우측픽셀(20)이 더 밝아지는 현상이 나타나게 된다. 이로 인하여, 수평 2도트 인버젼 구동 방식을 이용한 액정표시장치는 액정패널 상에 세로선이 발생하게 된다.

【발명이 이루고자 하는 기술적 과제】

<32> 따라서, 본 발명의 목적은 세로 디밍(Dim) 현상을 제거하여 액정패널의 화질을 개선할 수 있도록 한 액정표시장치를 제공하는데 있다.

【발명의 구성 및 작용】

<33> 상기 목적을 달성하기 위하여, 본 발명의 실시 예에 따른 액정표시장치는 데이터가 공급되는 제 1 및 제 2 데이터 라인과, 상기 제 1 데이터라인과 소정 거리를 두고 이격된 제 1 픽

셀전극과, 상기 제 1 데이터라인과 제 1 픽셀전극 사이의 거리와 다른 거리만큼 상기 제 2 데이터라인과 이격된 제 2 픽셀전극을 구비하는 것을 특징으로 한다.

<34> 상기 액정표시장치에서 상기 제 2 픽셀전극의 크기는 제 1 픽셀전극보다 큰 것을 특징으로 한다.

<35> 상기 액정표시장치에서 상기 제 1 및 제 2 픽셀전극에는 동일한 극성의 데이터가 공급되는 것을 특징으로 한다.

<36> 상기 액정표시장치에서 상기 데이터는 수평방향으로 두 개의 픽셀전극 단위로 데이터 극성패턴들이 반전되고, 수직방향으로 하나의 픽셀전극 단위로 데이터 극성패턴이 반전되는 것을 특징으로 한다.

<37> 상기 액정표시장치에서 상기 제 2 픽셀전극과 상기 제 2 데이터 라인 사이의 기생 커패시턴스 값은 상기 제 1 픽셀전극과 상기 제 1 데이터 라인 사이의 기생 커패시턴스 값보다 3배 이상의 값을 가지는 것을 특징으로 한다.

<38> 본 발명의 실시 예에 따른 액정표시장치는 데이터가 공급되는 제 1 데이터 라인과, 상기 데이터가 공급되며 상기 제 1 데이터라인과 다른 폭을 가지는 제 2 데이터 라인을 구비하는 것을 특징으로 한다.

<39> 상기 액정표시장치는 상기 제 1 데이터라인과 소정 거리를 두고 이격된 제 1 픽셀전극과, 상기 제 2 데이터라인과 소정 거리를 두고 이격된 제 2 픽셀전극을 더 구비하는 것을 특징으로 한다.

<40> 상기 액정표시장치에서 상기 제 1 픽셀전극 및 제 2 픽셀전극은 동일한 크기를 가지는 것을 특징으로 한다.

<41> 상기 액정표시장치에서 상기 제 1 및 제 2 픽셀전극에는 동일한 극성의 데이터가 공급되는 것을 특징으로 한다.

<42> 상기 액정표시장치에서 상기 데이터는 수평방향으로 두 개의 픽셀전극 단위로 데이터 극성패턴들이 반전되고, 수직방향으로 하나의 픽셀전극 단위로 데이터 극성패턴이 반전되는 것을 특징으로 한다.

<43> 상기 액정표시장치에서 상기 제 2 픽셀전극과 상기 제 2 데이터 라인 사이의 기생 커패시턴스 값은 상기 제 1 픽셀전극과 상기 제 1 데이터 라인 사이의 기생 커패시턴스 값보다 3배 이상의 값을 가지는 것을 특징으로 한다.

<44> 본 발명의 실시 예에 따른 액정표시장치는 데이터가 공급되는 제 1 데이터 라인과, 상기 데이터가 공급되며 상기 제 1 데이터 라인과 나란한 제 2 데이터 라인과, 상기 제 2 데이터 라인으로부터 돌출되는 돌출전극을 구비하는 것을 특징으로 한다.

<45> 상기 액정표시장치는 상기 제 1 데이터라인과 소정 거리를 두고 이격된 제 1 픽셀전극과, 상기 제 2 데이터라인과 소정 거리를 두고 이격되고 일부가 상기 돌출전극에 중첩되는 제 2 픽셀전극을 구비하는 것을 특징으로 한다.

<46> 상기 액정표시장치에서 상기 제 1 픽셀전극 및 제 2 픽셀전극은 동일한 크기를 갖는 것을 특징으로 한다.

<47> 상기 액정표시장치에서 상기 제 1 및 제 2 픽셀전극에는 동일한 극성의 데이터가 공급되는 것을 특징으로 한다.

<48> 상기 액정표시장치에서 상기 데이터는 수평방향으로 두 개의 픽셀전극 단위로 데이터 극성패턴들이 반전되고, 수직방향으로 하나의 픽셀전극 단위로 데이터 극성패턴이 반전되는 것을 특징으로 한다.

<49> 상기 액정표시장치에서 상기 제 2 픽셀전극과 상기 제 2 데이터 라인 사이의 기생 커패시턴스 값과 상기 돌출전극과 상기 제 2 픽셀전극 사이의 기생 커패시턴스 값은 상기 제 1 픽셀전극과 상기 제 1 데이터 라인 사이의 기생 커패시턴스 값보다 3배 이상의 값을 가지는 것을 특징으로 한다.

<50> 본 발명의 실시 예에 따른 액정표시장치는 데이터가 공급되는 제 1 및 제 2 데이터 라인과, 상기 제 1 데이터라인과 소정 거리를 두고 이격된 제 1 픽셀전극과, 상기 제 2 데이터라인과 소정 거리를 두고 이격된 제 2 픽셀전극과, 상기 제 2 픽셀전극으로부터 상기 제 2 데이터 라인 쪽으로 돌출되고 그 일부가 중첩되는 돌출전극을 구비하는 것을 특징으로 한다.

<51> 상기 액정표시장치에서 상기 제 1 픽셀전극 및 제 2 픽셀전극은 동일한 크기를 갖는 것을 특징으로 한다.

<52> 상기 액정표시장치에서 상기 제 1 및 제 2 픽셀전극에는 동일한 극성의 데이터가 공급되는 것을 특징으로 한다.

<53> 상기 액정표시장치에서 상기 데이터는 수평방향으로 두 개의 픽셀전극 단위로 데이터 극성패턴들이 반전되고, 수직방향으로 하나의 픽셀전극 단위로 데이터 극성패턴이 반전되는 것을 특징으로 한다.

<54> 상기 액정표시장치에서 상기 제 2 픽셀전극과 상기 제 2 데이터 라인 사이의 기생 커패시턴스 값과 상기 돌출전극과 상기 제 2 데이터 라인 사이의 기생 커패시턴스 값은 상기 제 1

픽셀전극과 상기 제 1 데이터 라인 사이의 기생 커패시턴스 값보다 3배 이상의 값을 가지는 것을 특징으로 한다.

<55> 상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

<56> 이하, 도 6 내지 도 10을 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.

<57> 도 6 및 도 7을 참조하면, 본 발명의 제 1 실시 예에 따른 액정표시장치의 액정셀은 데이터 라인들(DL)과 게이트 라인들(GL)의 교차부마다 형성된 박막 트랜지스터(TFT)와, 인접한 데이터 라인들(DL) 사이에 데이터 라인들(DL)과의 거리가 다르도록 형성된 픽셀전극을 구비한다. 또한, 본 발명의 실시 예에 따른 액정표시장치의 액정셀은 충전된 픽셀전극에 다음 화소 신호가 충전될 때까지 안정적으로 유지시키는 스토리지 커패시터(Cst)를 더 구비한다.

<58> 박막 트랜지스터(TFT)는 게이트 라인(GL)에 접속되는 게이트 전극과, 데이터 라인(DL)에 접속되는 소스전극 및 픽셀전극(IT0)에 접속되는 드레인 전극을 구비한다. 이러한, 박막 트랜지스터(TFT)는 게이트 라인(GL)으로부터의 스캔신호, 즉 게이트 하이 전압(VGH)이 공급되는 경우 턴-온되어 데이터 라인(DL)으로부터의 화소 신호를 액정셀에 공급한다. 그리고, 박막 트랜지스터(TFT)는 게이트 라인(GL)으로부터 게이트 로우 전압(VGL)이 공급되는 경우 턴-오프되어 액정셀에 충전된 화소 신호를 유지시키게 된다.

<59> 픽셀전극(IT0)은 액정을 사이에 두고 대면하는 공통전극(Vcom)과 박막 트랜지스터(TFT)에 접속된다. 이러한, 픽셀전극(IT0)은 제 $m-1$ 데이터라인(DL $m-1$)과 소정 거리를 두고 이격된

제 1 픽셀전극(IT01)과, 제 $m-1$ 데이터라인(DL_{m-1})과 제 1 픽셀전극(IT01) 사이의 거리와 다른 거리만큼 제 m 데이터라인(DL_m)과 이격된 제 2 픽셀전극(IT02)을 구비한다

<60> 이러한, 제 1 픽셀전극(IT01) 및 제 2 픽셀전극(IT02)은 서로 다른 크기(면적)를 가지며, 제 2 픽셀전극(IT02)은 제 1 픽셀전극(IT01)보다 더 큰 면적을 가지게 된다.

<61> 제 1 픽셀전극(IT01)은 제 $m-1$ 데이터라인(DL_{m-1})과 제 m 데이터라인(DL_m) 사이에 형성되고, 일측면과 제 $m-1$ 데이터라인(DL_{m-1})의 거리와 일측 반대측과 제 m 데이터라인(DL_m)의 거리가 동일하도록 형성된다. 이에 따라, 데이터 라인(DL)과 픽셀전극(IT0) 사이에는 구조상 인접하여 있기 때문에 기생 커패시턴스 발생하게 된다. 이 기생 커패시턴스는 액정셀에 화소신호가 충전된 후 데이터 라인의 전압의 변동과 커패시턴스 커플링(Capacitance Coupling)을 발생시켜 액정셀의 픽셀전압을 변동시키게 된다.

<62> 이러한, 기생 커패시턴스는 제 $m-1$ 데이터라인(DL_{m-1})과 제 1 픽셀전극(IT01) 간에는 제 1 기생 커패시턴스(C_{dp1})와, 제 1 픽셀전극(IT01)과 제 m 데이터라인(DL_m) 간에는 제 2 기생 커패시턴스(C_{pd1})로 나누어진다.

<63> 제 2 픽셀전극(IT02)은 제 m 데이터라인(DL_m)과 제 $m+1$ 데이터라인(DL_{m+1}) 사이에 형성되고, 일측면과 제 m 데이터라인(DL_m)의 거리와 일측 반대측과 제 $m+1$ 데이터라인(DL_{m+1})의 거리가 다르도록 형성된다. 즉, 제 m 데이터라인(DL_m)에 인접한 제 2 픽셀전극(IT02)의 일측면은 제 m 데이터라인(DL_m) 쪽으로 더 신장된다. 이 때, 제 m 데이터라인(DL_m)과 제 2 픽셀전극(IT02) 간에는 제 3 기생 커패시턴스(C_{dp2})가 발생되며, 제 2 픽셀전극(IT02)과 제 $m+1$ 데이터라인(DL_{m+1}) 간에는 제 4 기생 커패시턴스(C_{pd2})가 발생된다. 이에 따라, 제 3 기생 커패시턴

스(Cdp2)은 제 1 픽셀전극(IT01)의 제 1 기생 커패시턴스(Cdp1) 값에 비하여 적어도 3배 이상 되도록 형성된다. 즉, 제 2 픽셀전극(IT02)의 일측면과 제 m 데이터라인(DL m) 간의 갭은 제 3 기생 커패시턴스(Cdp2)의 값이 제 1 기생 커패시턴스(Cdp1) 값에 비하여 적어도 3배 이상 되도록 형성된다. 또한, 제 4 기생 커패시턴스(Cpd2) 값은 제 1 기생 커패시턴스(Cdp1) 값과 동일하도록 형성된다.

<64> 이러한, 제 1 픽셀전극(IT01)과 제 2 픽셀전극(IT01)이 형성된 액정셀에는 수평방향으로는 액정셀, 즉 2도트 단위로 바뀌는 반면에 수직방향으로는 1도트 단위로 바뀌는 수평 2도트 인버전 구동방식의 데이터 극성패턴이 공급된다. 이에 따라, 제 1 픽셀전극(IT01)과 제 2 픽셀전극(IT01) 각각에는 동일한 데이터 극성패턴이 공급된다.

<65> 이와 같이, 본 발명의 제 1 실시 예에 따른 액정표시장치의 액정셀이 수평 2 도트 인버전 방식으로 구동될 경우, 동일한 데이터 극성패턴을 가지는 두 개의 픽셀 중 우측픽셀(120)의 제 3 기생 커패시턴스(Cdp2) 값을 제 1 기생 커패시턴스(Cdp1) 값에 비하여 3배가 되도록 형성하게 되면, 좌측픽셀(110)에서는 제 1 기생 커패시턴스(Cdp1)의 커패시턴스 커플링(Capacitance Coupling)에 의한 영향과 제 2 기생 커패시턴스(Cpd1)의 커패시턴스 커플링에 의한 영향이 합쳐지게 되고, 우측픽셀(120)에서는 제 3 기생 커패시턴스(Cdp2)의 커패시턴스 커플링에 의한 영향에서 제 4 기생 커패시턴스(Cpd2)의 커패시턴스 커플링에 의한 영향이 감해지지만 제 3 기생 커패시턴스(Cdp2)의 커패시턴스 커플링에 의한 영향이 크기 때문에 좌측픽셀(110)과 동일한 커패시턴스 커플링에 의한 영향만 남게 된다. 이에 따라, 데이터 극성패턴의 극성에서 좌측 및 우측픽셀(110, 120) 각각의 픽셀전압의 편차가 상쇄되게 된다. 따라서, 본 발명은 종래에서와 같이 데이터 라인과 픽셀전극 간의 기생 커패시턴스에 의한 세로선 현상이 발생하지 않게 된다.

<66> 도 8을 참조하면, 본 발명의 제 2 실시 예에 따른 액정표시장치의 액정셀은 서로 다른 폭을 가지는 데이터 라인들(DL)과 게이트 라인들(GL) 교차부마다 형성된 박막 트랜지스터(TFT)와, 박막 트랜지스터(TFT)에 접속되는 픽셀전극(ITO)을 구비한다. 또한, 본 발명의 제 2 실시 예에 따른 액정표시장치의 액정셀은 충전된 픽셀전극(ITO)에 다음 화소신호가 충전될 때까지 안정적으로 유지시키는 스토리지 커패시터(Cst)를 더 구비한다.

<67> 박막 트랜지스터(TFT)는 게이트 라인(GL)에 접속되는 게이트 전극과, 데이터 라인(DL)에 접속되는 소스전극 및 픽셀전극(ITO)에 접속되는 드레인 전극을 구비한다. 이러한, 박막 트랜지스터(TFT)는 게이트 라인(GL)으로부터의 스캔신호, 즉 게이트 하이 전압(VGH)이 공급되는 경우 턴-온되어 데이터 라인(DL)으로부터의 화소 신호를 액정셀에 공급한다. 그리고, 박막 트랜지스터(TFT)는 게이트 라인(GL)으로부터 게이트 로우 전압(VGL)이 공급되는 경우 턴-오프되어 액정셀에 충전된 화소 신호를 유지시키게 된다.

<68> 데이터 라인들(DL)은 제 1 폭(W1)을 가지는 제 1 데이터 라인(DLm-1)과, 제 1 데이터 라인(DLm-1)과 나란하게 형성되고 제 1 폭(W1)보다 큰 제 2 폭(W2)을 가지는 제 2 데이터 라인(DLm)을 구비한다. 이러한, 제 1 및 제 2 데이터 라인들(DLm-1, DLm)은 동일한 간격을 가지고 롤 반복적으로 형성된다.

<69> 픽셀전극(ITO)은 데이터 라인들(DL) 사이마다 형성되어 박막 트랜지스터(TFT)에 접속된다.

<70> 이러한, 액정셀에서 제 2 데이터 라인(DLm)을 중심으로 좌측에 형성되는 좌측픽셀에서는 제 1 데이터 라인(DLm-1)과 픽셀전극(ITO) 사이에는 제 1 기생 커패시턴스(Cdp1)가 발생되고, 픽셀전극(ITO)과 제 2 데이터 라인(DLm) 사이에는 제 2 기생 커패시턴스(Cpd1)가 발생된다. 또한, 액정셀에서 제 2 데이터 라인(DLm)을 중심으로 우측에 형성되는 우측픽셀에서는 제 2 데

이터 라인(DL_m)과 픽셀전극(ITO) 사이에는 제 3 기생 커패시턴스(Cdp2)가 발생된다. 또한, 픽셀전극(ITO)과 제 1 데이터 라인(DL_m+1) 사이에는 제 4 기생 커패시턴스(Cpd2)가 발생된다.

<71> 이에 따라, 우측픽셀의 제 3 기생 커패시턴스(Cdp2) 값은 좌측픽셀의 제 1 기생 커패시턴스(Cdp1) 값보다 3배 이상의 값을 가지게 된다. 이를 위해, 제 2 데이터 라인(DL_m)의 폭(W2)은 도시하지 않은 블랙 매트릭스의 폭 범위 내에서 제 1 데이터 라인(DL_m-1)의 폭(W1)보다 크도록 형성된다. 이에 따라, 제 2 데이터 라인(DL_m)과 픽셀전극(ITO) 간의 거리가 제 1 데이터 라인(DL_m-1)과 픽셀전극(ITO) 간의 거리보다 좁기 때문에 제 3 기생 커패시턴스(Cdp2)의 값이 제 1 기생 커패시턴스(Cdp1)보다 3배 이상의 값을 가지게 된다.

<72> 이와 같이, 본 발명의 제 2 실시 예에 따른 액정표시장치의 액정셀이 수평 2 도트 인버전 방식으로 구동될 경우, 동일한 데이터 극성패턴을 가지는 두 개의 픽셀 중 우측픽셀의 제 3 기생 커패시턴스(Cdp2) 값을 제 1 기생 커패시턴스(Cdp1) 값에 비하여 3배가 되도록 형성하게 되면, 좌측픽셀에서는 제 1 기생 커패시턴스(Cdp1)의 커패시턴스 커플링에 의한 영향과 제 2 기생 커패시턴스(Cpd1)의 커패시턴스 커플링에 의한 영향이 합쳐지게 되고, 우측픽셀에서는 제 3 기생 커패시턴스(Cdp2)의 커패시턴스 커플링에 의한 영향에서 제 4 기생 커패시턴스(Cpd2)의 커패시턴스 커플링에 의한 영향이 감해지지만 제 3 기생 커패시턴스(Cdp2)의 커패시턴스 커플링에 의한 영향이 크기 때문에 좌측픽셀과 동일한 커패시턴스 커플링에 의한 영향만 남게 된다. 이에 따라, 데이터 극성패턴의 극성에서 좌측 및 우측픽셀 각각의 픽셀전압의 편차가 상쇄되게 된다. 따라서, 본 발명은 종래에서와 같이 데이터 라인과 픽셀전극 간의 기생 커패시턴스에 의한 세로선 현상이 발생하지 않게 된다.

<73> 도 9를 참조하면, 본 발명의 제 3 실시 예에 따른 액정표시장치의 액정셀은 데이터 라인들(DL)과 게이트 라인들(GL) 교차부마다 형성된 박막 트랜지스터(TFT)와, 박막 트랜지스터

(TFT)에 접속되는 픽셀전극(IT0)을 구비한다. 또한, 본 발명의 제 3 실시 예에 따른 액정표시 장치의 액정셀은 충전된 픽셀전극(IT0)에 다음 화소신호가 충전될 때까지 안정적으로 유지시키는 스토리지 커패시터(Cst)를 더 구비한다.

<74> 박막 트랜지스터(TFT)는 게이트 라인(GL)에 접속되는 게이트 전극과, 데이터 라인(DL)에 접속되는 소스전극 및 픽셀전극(IT0)에 접속되는 드레인 전극을 구비한다. 이러한, 박막 트랜지스터(TFT)는 게이트 라인(GL)으로부터의 스캔신호, 즉 게이트 하이 전압(VGH)이 공급되는 경우 턴-온되어 데이터 라인(DL)으로부터의 화소 신호를 액정셀에 공급한다. 그리고, 박막 트랜지스터(TFT)는 게이트 라인(GL)으로부터 게이트 로우 전압(VGL)이 공급되는 경우 턴-오프되어 액정셀에 충전된 화소 신호를 유지시키게 된다.

<75> 데이터 라인들(DL)은 제 1 데이터 라인(DL_{m-1})과, 제 1 데이터 라인(DL_{m-1})과 나란하게 형성되고 일측에서 픽셀전극(IT0)으로 돌출되어 일부가 픽셀전극(IT0)과 중첩되는 돌출전극(200)을 가지는 제 2 데이터 라인(DL_m)을 구비한다. 이러한, 제 1 및 제 2 데이터 라인들(DL_{m-1}, DL_m)은 동일한 간격을 가지도록 반복적으로 형성된다.

<76> 픽셀전극(IT0)은 데이터 라인들(DL) 사이마다 형성되어 박막 트랜지스터(TFT)에 접속된다.

<77> 이러한, 액정셀에서 제 2 데이터 라인(DL_m)을 중심으로 좌측에 형성되는 좌측픽셀에서는 제 1 데이터 라인(DL_{m-1})과 픽셀전극(IT0) 사이에는 제 1 기생 커패시턴스(Cdp1)가 발생되고, 픽셀전극(IT0)과 제 2 데이터 라인(DL_m) 사이에는 제 2 기생 커패시턴스(Cpd1)가 발생된다.

<78> 또한, 액정셀에서 제 2 데이터 라인(DL_m)을 중심으로 우측에 형성되는 우측픽셀에서는 제 2 데이터 라인(DL_m)과 픽셀전극(IT0) 사이에는 제 3 기생 커패시턴스(Cdp2)가 발생되고,

픽셀전극(IT0)과 제 1 데이터 라인(DL_m+1) 사이에는 제 4 기생 커패시턴스(Cpd2)가 발생된다. 또한, 우측픽셀에서는 픽셀전극(IT0)과 제 2 데이터 라인(DL_m)의 돌출전극(200)이 중첩되어 부가 커패시턴스(202)가 발생된다. 이에 따라, 우측픽셀에서 제 2 데이터 라인(DL_m)과 픽셀전극(IT0) 사이에 발생되는 제 3 기생 커패시턴스(Cdp2)와 부가 커패시턴스(202)의 값은 제 1 커패시턴스(Cdp1)의 값보다 3배 이상의 값을 가지게 된다. 이를 위해, 부가 커패시턴스(202)의 값은 제 3 기생 커패시턴스(Cdp2)의 값과의 합이 제 1 커패시턴스(Cdp1)의 값보다 3배 이상의 값을 가지도록 돌출전극(200)과 픽셀전극(IT0)이 중첩되게 된다.

<79> 이와 같이, 본 발명의 제 3 실시 예에 따른 액정표시장치의 액정셀이 수평 2 도트 인버전 방식으로 구동될 경우, 동일한 데이터 극성패턴을 가지는 두 개의 픽셀 중 우측픽셀의 제 3 기생 커패시턴스(Cdp2) 값을 제 1 기생 커패시턴스(Cdp1) 값에 비하여 3배가 되도록 형성하게 되면, 좌측픽셀에서는 제 1 기생 커패시턴스(Cdp1)의 커패시턴스 커플링에 의한 영향과 제 2 기생 커패시턴스(Cdp1)의 커패시턴스 커플링에 의한 영향이 합쳐지게 되고, 우측픽셀에서는 제 3 기생 커패시턴스(Cdp2)의 커패시턴스 커플링에 의한 영향 및 부가 커패시턴스(202)의 커패시턴스 커플링에 의한 영향에서 제 4 기생 커패시턴스(Cdp2)의 커패시턴스 커플링에 의한 영향이 감해지지만 제 3 기생 커패시턴스(Cdp2)의 커패시턴스 커플링에 의한 영향이 크기 때문에 좌측픽셀과 동일한 커패시턴스 커플링에 의한 영향만 남게 된다. 이에 따라, 데이터 극성패턴의 극성에서 좌측 및 우측픽셀 각각의 픽셀전압의 편차가 상쇄되게 된다. 따라서, 본 발명은 종래에서와 같이 데이터 라인과 픽셀전극 간의 기생 커패시턴스에 의한 세로선 현상이 발생하지 않게 된다.

<80> 도 10을 참조하면, 본 발명의 제 4 실시 예에 따른 액정표시장치의 액정셀은 데이터 라인들(DL)과 게이트 라인들(GL) 교차부마다 형성된 박막 트랜지스터(TFT)와, 박막 트랜지스터

(TFT)에 접속되는 픽셀전극(IT0)을 구비한다. 또한, 본 발명의 제 4 실시 예에 따른 액정표시 장치의 액정셀은 충전된 픽셀전극(IT0)에 다음 화소신호가 충전될 때까지 안정적으로 유지시키는 스토리지 커패시터(Cst)를 더 구비한다.

<81> 박막 트랜지스터(TFT)는 게이트 라인(GL)에 접속되는 게이트 전극과, 데이터 라인(DL)에 접속되는 소스전극 및 픽셀전극(IT0)에 접속되는 드레인 전극을 구비한다. 이러한, 박막 트랜지스터(TFT)는 게이트 라인(GL)으로부터의 스캔신호, 즉 게이트 하이 전압(VGH)이 공급되는 경우 턴-온되어 데이터 라인(DL)으로부터의 화소 신호를 액정셀에 공급한다. 그리고, 박막 트랜지스터(TFT)는 게이트 라인(GL)으로부터 게이트 로우 전압(VGL)이 공급되는 경우 턴-오프되어 액정셀에 충전된 화소 신호를 유지시키게 된다.

<82> 픽셀전극(IT0)은 데이터 라인들(DL) 사이마다 형성되어 박막 트랜지스터(TFT)에 접속된다. 이 때, 픽셀전극(IT0)은 제 $m-1$ 데이터 라인(DL $m-1$)과 게이트 라인(GL) 교차부에 형성된 박막 트랜지스터(TFT)에 접속된 제 1 픽셀전극(IT01)과, 제 m 데이터 라인(DL m)과 게이트 라인(GL) 교차부에 형성된 박막 트랜지스터(TFT)에 접속된 제 2 픽셀전극(IT02)을 구비한다. 이 때, 제 1 픽셀전극(IT01)은 제 m 데이터 라인(DL m)을 중심으로 좌측에 배치되고, 제 2 픽셀전극(IT02)은 제 m 데이터 라인(DL m)을 중심으로 우측에 배치되게 된다.

<83> 제 1 및 제 2 픽셀전극(IT01, IT02) 중 제 2 픽셀전극(IT02)은 측면에서 제 m 데이터 라인(DL m) 쪽으로 돌출되어 일부가 중첩되는 돌출전극(220)을 구비한다.

<84> 이러한, 액정셀에서 제 m 데이터 라인(DL m)을 중심으로 좌측에 형성되는 좌측픽셀에서는 제 $m-1$ 데이터 라인(DL $m-1$)과 제 1 픽셀전극(IT01) 사이에는 제 1 기생 커패시턴스(Cpd1)가 발생되고, 제 1 픽셀전극(IT01)과 제 m 데이터 라인(DL m) 사이에는 제 2 기생 커패시턴스(Cpd1)가 발생된다.

<85> 또한, 액정셀에서 제 m 데이터 라인(DL_m)을 중심으로 우측에 형성되는 우측픽셀에서는 제 m 데이터 라인(DL_m)과 제 2 픽셀전극(IT02) 사이에는 제 3 기생 커패시턴스(Cdp2)가 발생되고, 제 2 픽셀전극(IT02)과 제 $m+1$ 데이터 라인(DL_{m+1}) 사이에는 제 4 기생 커패시턴스(Cpd2)가 발생된다. 또한, 우측픽셀에서는 제 2 픽셀전극(IT02)와 제 m 데이터 라인(DL_m)의 돌출전극(220)이 중첩되어 부가 커패시턴스(222)가 발생된다. 이에 따라, 우측픽셀에서 제 m 데이터 라인(DL_m)과 제 2 픽셀전극(IT02) 사이에 발생되는 제 3 기생 커패시턴스(Cdp2)와 부가 커패시턴스(222)의 값은 제 1 커패시턴스(Cdp1)의 값보다 3배 이상의 값을 가지게 된다. 이를 위해, 부가 커패시턴스(222)의 값은 제 3 기생 커패시턴스(Cdp2)의 값과의 합이 제 1 커패시턴스(Cdp1)의 값보다 3배 이상의 값을 가지도록 돌출전극(200)과 제 m 데이터라인(DL_m)이 중첩되게 된다.

<86> 이와 같이, 본 발명의 제 4 실시 예에 따른 액정표시장치의 액정셀이 수평 2 도트 인버전 방식으로 구동될 경우, 동일한 데이터 극성패턴을 가지는 두 개의 픽셀 중 우측픽셀의 제 3 기생 커패시턴스(Cdp2) 값을 제 1 기생 커패시턴스(Cdp1) 값에 비하여 3배가 되도록 형성하게 되면, 좌측픽셀에서는 제 1 기생 커패시턴스(Cdp1)의 커패시턴스 커플링에 의한 영향과 제 2 기생 커패시턴스(Cpd1)의 커패시턴스 커플링에 의한 영향이 합쳐지게 되고, 우측픽셀에서는 제 3 기생 커패시턴스(Cdp2)의 커패시턴스 커플링에 의한 영향 및 부가 커패시턴스(222)의 커패시턴스 커플링에 의한 영향에서 제 4 기생 커패시턴스(Cpd2)의 커패시턴스 커플링에 의한 영향이 감해지지만 제 3 기생 커패시턴스(Cdp2)의 커패시턴스 커플링에 의한 영향이 크기 때문에 좌측픽셀과 동일한 커패시턴스 커플링에 의한 영향만 남게 된다. 이에 따라, 데이터 극성패턴의 극성에서 좌측 및 우측픽셀 각각의 픽셀전압의 편차가 상쇄되게 된다. 따라서, 본 발명은

종래에서와 같이 데이터 라인과 픽셀전극 간의 기생 커패시턴스에 의한 세로선 현상이 발생하지 않게 된다.

【발명의 효과】

<87> 상술한 바와 같이, 본 발명의 실시 예에 따른 액정표시장치는 데이터라인 사이의 기생 커패시턴스 값을 비대칭하도록 설정된 픽셀전극을 구비한다. 또한, 본 발명은 데이터라인 사이의 기생 커패시턴스 값을 비대칭하도록 서로 다른 폭을 가지는 데이터라인을 구비한다. 한편, 본 발명은 데이터라인 사이의 기생 커패시턴스 값을 비대칭하도록 데이터 라인 쪽으로 돌출되어 일부가 중첩되는 픽셀전극을 구비한다. 다른 한편으로, 본 발명은 데이터라인 사이의 기생 커패시턴스 값을 비대칭하도록 픽셀전극 쪽으로 돌출되어 일부가 중첩되는 데이터 라인을 구비한다.

<88> 이와 같은, 본 발명은 수평 2도트 인버젼 방식에서 데이터 라인과 픽셀전극 간의 기생 커패시턴스에 의한 세로선 현상이 발생하지 않게 된다. 따라서, 본 발명은 액정패널의 화질을 개선할 수 있다.

<89> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

【특허청구범위】**【청구항 1】**

데이터가 공급되는 제 1 및 제 2 데이터 라인과,

상기 제 1 데이터라인과 소정 거리를 두고 이격된 제 1 픽셀전극과,

상기 제 1 데이터라인과 제 1 픽셀전극 사이의 거리와 다른 거리만큼 상기 제 2 데이터 라인과 이격된 제 2 픽셀전극을 구비하는 것을 특징으로 하는 액정표시장치.

【청구항 2】

제 1 항에 있어서,

상기 제 2 픽셀전극의 크기는 제 1 픽셀전극보다 큰 것을 특징으로 하는 액정표시장치.

【청구항 3】

제 1 항에 있어서,

상기 제 1 및 제 2 픽셀전극에는 동일한 극성의 데이터가 공급되는 것을 특징으로 하는 액정표시장치.

【청구항 4】

제 1 항에 있어서,

상기 데이터는 수평방향으로 두 개의 픽셀전극 단위로 데이터 극성패턴들이 반전되고, 수직방향으로 하나의 픽셀전극 단위로 데이터 극성패턴이 반전되는 것을 특징으로 하는 액정표시장치.

【청구항 5】

제 2 항에 있어서,

상기 제 2 픽셀전극과 상기 제 2 데이터 라인 사이의 기생 커패시턴스 값은 상기 제 1 픽셀전극과 상기 제 1 데이터 라인 사이의 기생 커패시턴스 값보다 3배 이상의 값을 가지는 것을 특징으로 하는 액정표시장치.

【청구항 6】

데이터가 공급되는 제 1 데이터 라인과,

상기 데이터가 공급되며 상기 제 1 데이터라인과 다른 폭을 가지는 제 2 데이터 라인을 구비하는 것을 특징으로 하는 액정표시장치.

【청구항 7】

제 6 항에 있어서,

상기 제 1 데이터라인과 소정 거리를 두고 이격된 제 1 픽셀전극과,
상기 제 2 데이터라인과 소정 거리를 두고 이격된 제 2 픽셀전극을 구비하는 것을 특징으로 하는 액정표시장치.

【청구항 8】

제 7 항에 있어서,

상기 제 1 픽셀전극 및 제 2 픽셀전극은 동일한 크기를 가지는 것을 특징으로 하는 액정표시장치.

【청구항 9】

제 7 항에 있어서,

상기 제 1 및 제 2 픽셀전극에는 동일한 극성의 데이터가 공급되는 것을 특징으로 하는 액정표시장치.

【청구항 10】

제 7 항에 있어서,

상기 데이터는 수평방향으로 두 개의 픽셀전극 단위로 데이터 극성패턴들이 반전되고, 수직방향으로 하나의 픽셀전극 단위로 데이터 극성패턴이 반전되는 것을 특징으로 하는 액정표시장치.

【청구항 11】

제 7 항에 있어서,

상기 제 2 픽셀전극과 상기 제 2 데이터 라인 사이의 기생 커패시턴스 값은 상기 제 1 픽셀전극과 상기 제 1 데이터 라인 사이의 기생 커패시턴스 값보다 3배 이상의 값을 가지는 것을 특징으로 하는 액정표시장치.

【청구항 12】

데이터가 공급되는 제 1 데이터 라인과,

상기 데이터가 공급되며 상기 제 1 데이터 라인과 나라한 제 2 데이터 라인과,
상기 제 2 데이터 라인으로부터 돌출되는 돌출전극을 구비하는 것을 특징으로 하는 액정표시장치.

【청구항 13】

제 12 항에 있어서,

상기 제 1 데이터라인과 소정 거리를 두고 이격된 제 1 픽셀전극과,

상기 제 2 데이터라인과 소정 거리를 두고 이격되고 일부가 상기 돌출전극에 중첩되는
제 2 픽셀전극을 구비하는 것을 특징으로 하는 액정표시장치.

【청구항 14】

제 13 항에 있어서,

상기 제 1 픽셀전극 및 제 2 픽셀전극은 동일한 크기를 갖는 것을 특징으로 하는 액정표
시장치.

【청구항 15】

제 13 항에 있어서,

상기 제 1 및 제 2 픽셀전극에는 동일한 극성의 데이터가 공급되는 것을 특징으로 하는
액정표시장치.

【청구항 16】

제 13 항에 있어서,

상기 데이터는 수평방향으로 두 개의 픽셀전극 단위로 데이터 극성패턴들이 반전되고,
수직방향으로 하나의 픽셀전극 단위로 데이터 극성패턴이 반전되는 것을 특징으로 하는 액정표
시장치.

【청구항 17】

제 13 항에 있어서,

상기 제 2 픽셀전극과 상기 제 2 데이터 라인 사이의 기생 커패시턴스 값과 상기 돌출전극과 상기 제 2 픽셀전극 사이의 기생 커패시턴스 값은 상기 제 1 픽셀전극과 상기 제 1 데이터 라인 사이의 기생 커패시턴스 값보다 3배 이상의 값을 가지는 것을 특징으로 하는 액정표시장치.

【청구항 18】

데이터가 공급되는 제 1 및 제 2 데이터 라인과,
상기 제 1 데이터라인과 소정 거리를 두고 이격된 제 1 픽셀전극과,
상기 제 2 데이터라인과 소정 거리를 두고 이격된 제 2 픽셀전극과,
상기 제 2 픽셀전극으로부터 상기 제 2 데이터 라인 쪽으로 돌출되고 그 일부가 중첩되는 돌출전극을 구비하는 것을 특징으로 하는 액정표시장치.

【청구항 19】

제 18 항에 있어서,
상기 제 1 픽셀전극 및 제 2 픽셀전극은 동일한 크기를 갖는 것을 특징으로 하는 액정표시장치.

【청구항 20】

제 18 항에 있어서,
상기 제 1 및 제 2 픽셀전극에는 동일한 극성의 데이터가 공급되는 것을 특징으로 하는 액정표시장치.

【청구항 21】

제 18 항에 있어서,

상기 데이터는 수평방향으로 두 개의 픽셀전극 단위로 데이터 극성패턴들이 반전되고, 수직방향으로 하나의 픽셀전극 단위로 데이터 극성패턴이 반전되는 것을 특징으로 하는 액정표시장치.

【청구항 22】

제 18 항에 있어서,

상기 제 2 픽셀전극과 상기 제 2 데이터 라인 사이의 기생 커패시턴스 값과 상기 돌출전극과 상기 제 2 데이터 라인 사이의 기생 커패시턴스 값은 상기 제 1 픽셀전극과 상기 제 1 데이터 라인 사이의 기생 커패시턴스 값보다 3배 이상의 값을 가지는 것을 특징으로 하는 액정표시장치.

【도면】

【도 1a】

R G B R G B R G B R G B

| | | | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|
| + | + | - | - | + | + | - | - | + | + | - | - |
| - | - | + | + | - | - | + | + | - | - | + | + |
| + | + | - | - | + | + | - | - | + | + | - | - |
| - | - | + | + | - | - | + | + | - | - | + | + |

오드 프레임

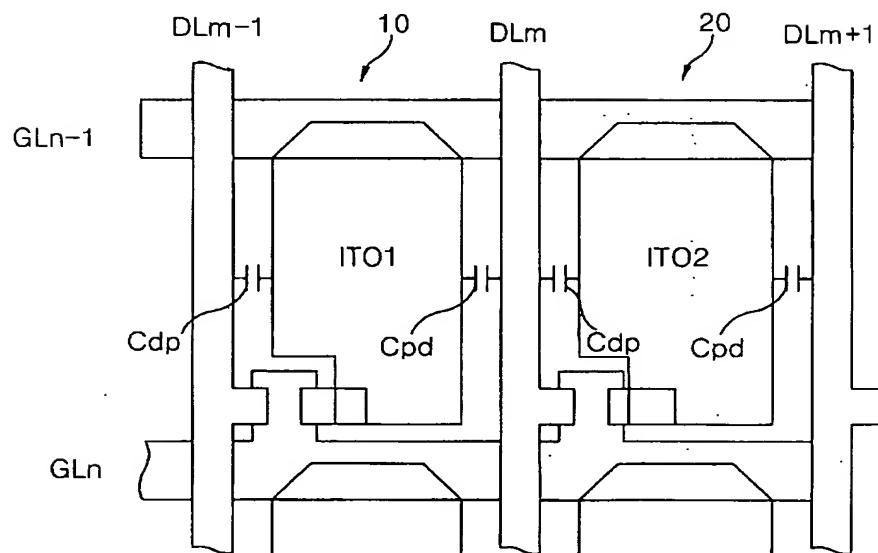
【도 1b】

R G B R G B R G B R G B

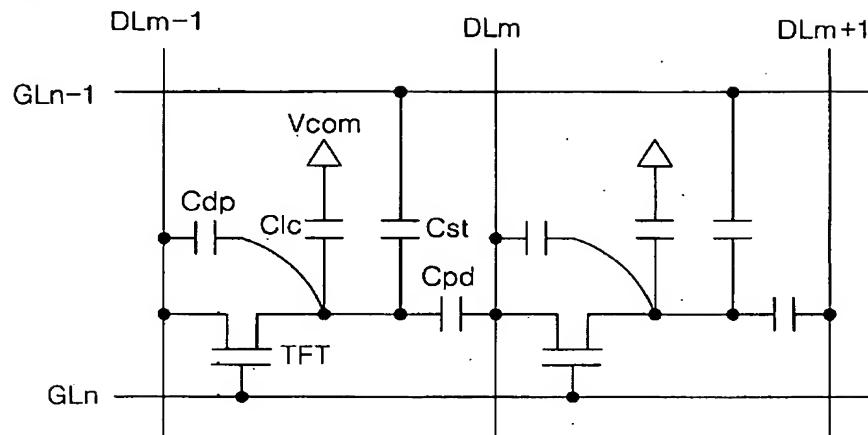
| | | | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|
| - | - | + | + | - | - | + | + | - | - | + | + |
| + | + | - | - | + | + | - | - | + | + | - | - |
| - | - | + | + | - | - | + | + | - | - | + | + |
| + | + | - | - | + | + | - | - | + | + | - | - |

이븐 프레임

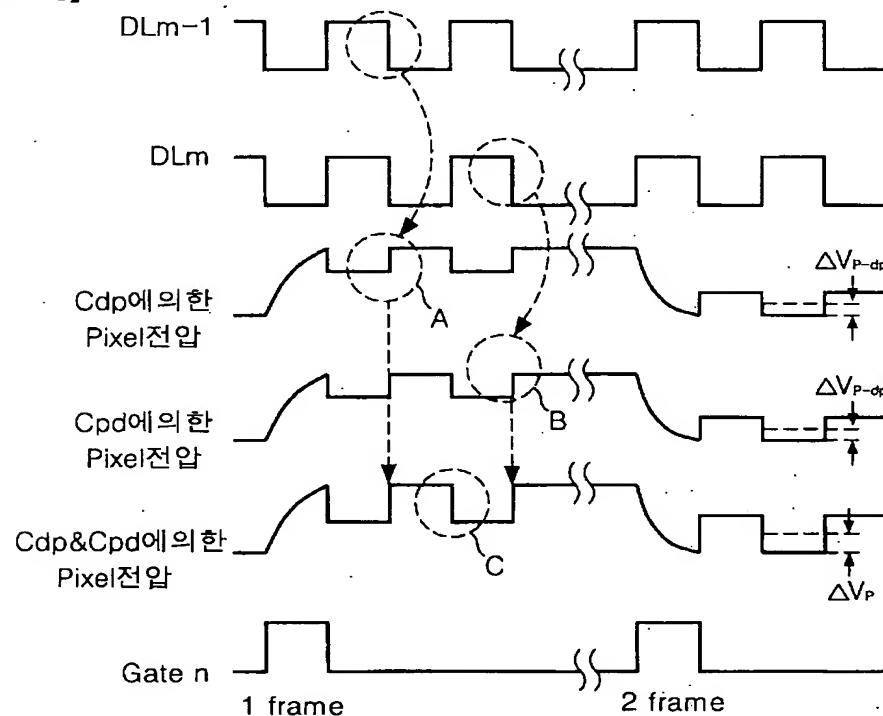
【도 2】



【도 3】



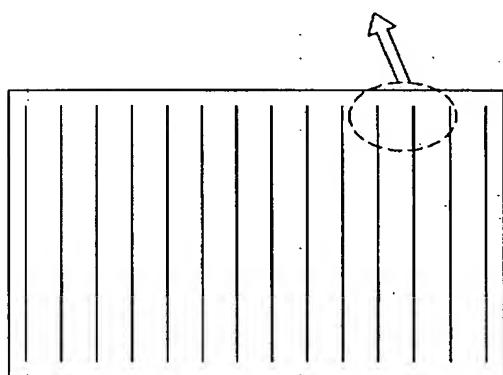
【도 4】



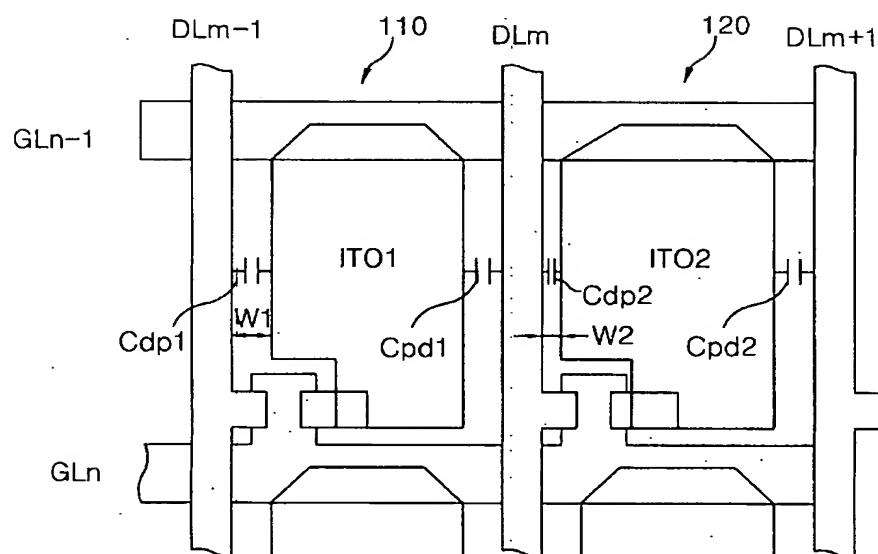
【도 5】

| | | | | | | | |
|---|---|---|---|---|---|---|---|
| - | | + | + | - | | + | + |
| + | + | - | | + | + | - | - |
| - | | + | + | - | - | + | + |
| + | + | - | | + | + | - | |

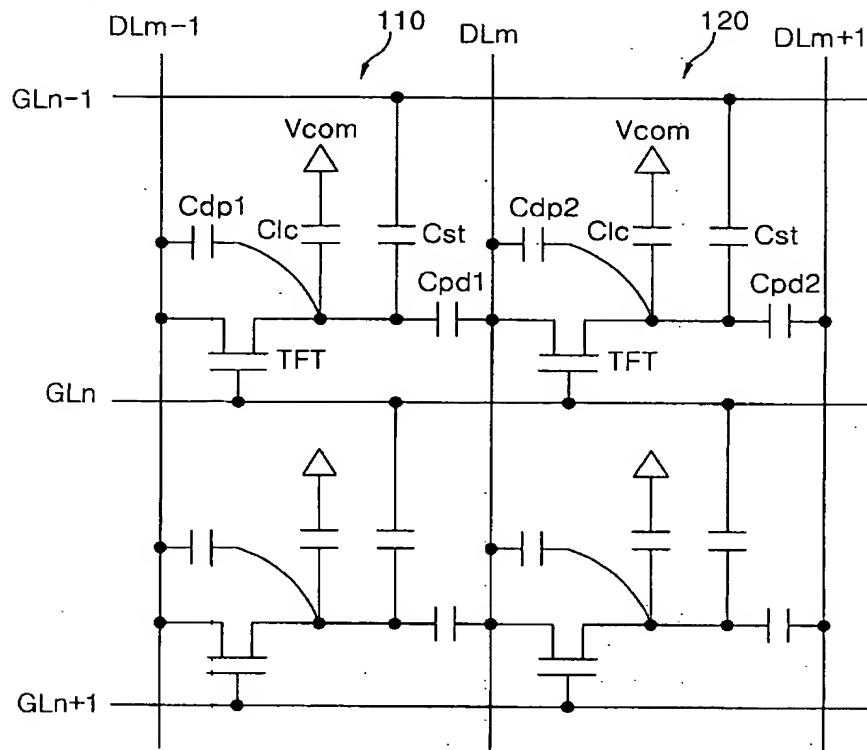
10 20



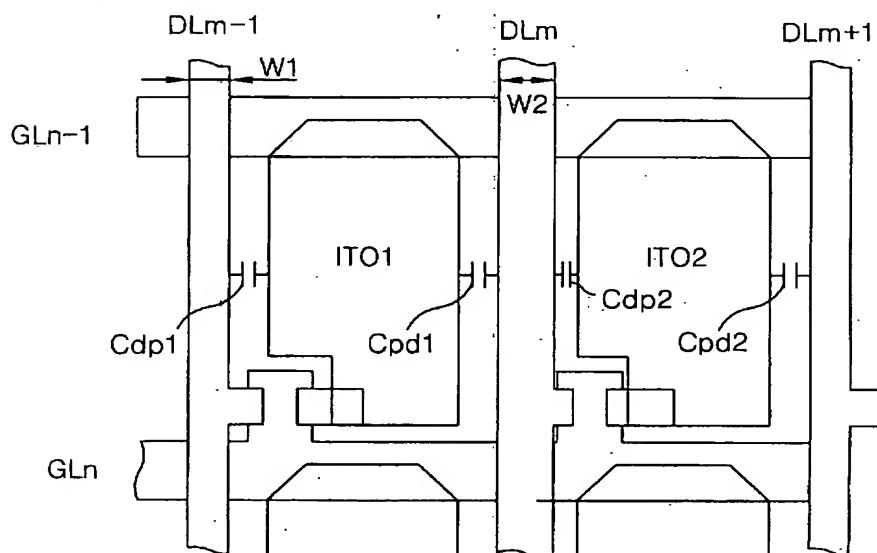
【도 6】



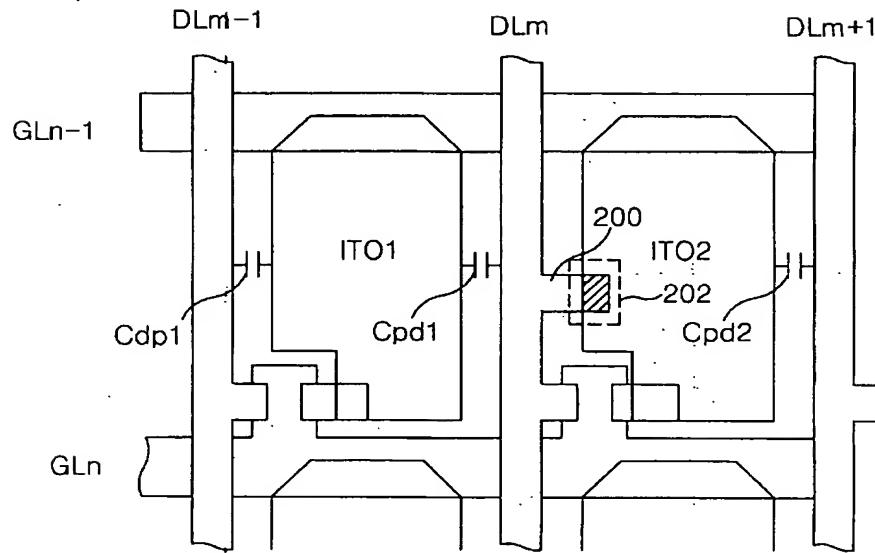
【도 7】



【도 8】



【도 9】



【도 10】

